

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-073521

(43)Date of publication of application : 12.03.2002

(51)Int.Cl. G06F 13/12
G06F 5/06
G06F 13/38

(21)Application number : 2000-257758

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 28.08.2000

(72)Inventor : NIIMURA YUJI

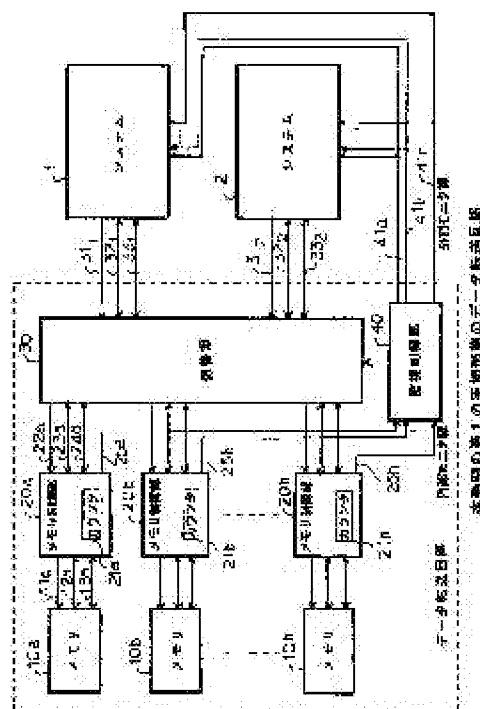
(54) DATA TRANSFER CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a data transfer circuit capable of performing data transfer with only a few control lines without being affected by the state of an opposite party side.

SOLUTION: After investigating the existence of a memory in empty state by an external monitor line 41, a system 1 transmits data to be transferred to the data transfer circuit.

In the data transfer circuit, data transmitted from the system 1 are successively stored in memories 10a, 10b,.... When the memory 10a is turned to be in the full state, for example, the state information is sent through an internal monitor line 25 to a supervisory and control part 40 and further reported through the external monitor line 41 to systems 1 and 2. When the full state of the memory 10a is detected in the system 2, read operation is started in the data transfer circuit. In this case, the memories 10 to be respectively accessed by the systems 1 and 2 are switched and connected by a switching part 30 on the basis of the control of the supervisory and control part 40.



【特許請求の範囲】

【請求項1】 第1の装置から受信したデータを一旦記憶し、その記憶したデータを読み出して第2の装置へ送信するデータ転送回路であって、

前記データを一時的に記憶する複数の記憶手段と、
前記複数の記憶手段毎に設けられ、該記憶手段に対する前記データの書き込み及び読み出しを制御すると共に、該記憶手段に転送対象のデータが存在しない時には空き状態信号を出力し、所定量の転送対象のデータが書き込まれている時には満杯状態信号を出力する複数のメモリ制御手段と、

前記第1及び第2の装置と前記複数のメモリ制御手段との間を接続制御信号に従って切替えて接続する接続切替手段と、

前記複数のメモリ制御手段から出力される空き状態信号及び満杯状態信号に基づいて前記接続制御信号を生成して前記接続切替手段に与えると共に、該空き状態信号及び満杯状態信号を前記第1及び第2の装置へ通知する監視制御手段とを、

備えたことを特徴とするデータ転送回路。

【請求項2】 複数の装置の内の1つの装置から受信したデータを一旦記憶し、その記憶したデータを読み出して該複数の装置の内の単数または複数の装置へ送信するデータ転送回路であって、

前記データを一時的に記憶する複数の記憶手段と、
前記複数の記憶手段毎に設けられ、該記憶手段に対する前記データの書き込み及び読み出しを制御すると共に、該記憶手段に転送対象のデータが存在しない時には空き状態信号を出力し、所定量の転送対象のデータが書き込まれている時には満杯状態信号を出力する複数のメモリ制御手段と、

前記複数の装置と前記複数のメモリ制御手段との間を接続制御信号に従って切替えて接続する接続切替手段と、
前記複数の装置のデータ送受信状態を管理するための管理テーブルと、

前記管理テーブルの情報と前記複数のメモリ制御手段から出力される空き状態信号及び満杯状態信号とに基づいて前記接続制御信号を生成して前記接続切替手段に与えると共に、該空き状態信号及び満杯状態信号を前記複数の装置へ通知する監視制御手段とを、

備えたことを特徴とするデータ転送回路。

【請求項3】 前記各メモリ制御手段は、前記装置からデータ転送に先立って与えられる転送データ量の情報に基づいて、前記対応する記憶手段に対する所定量のデータの書き込み及び読み出しを制御するように構成したことを特徴とする請求項1または2記載のデータ転送回路。

【請求項4】 前記監視制御手段は、前記複数のメモリ制御手段から出力される空き状態信号の論理和を生成すると共に、該複数のメモリ制御手段から出力される満杯状態信号の論理和を生成して前記複数の装置へ通知する

ように構成したことを特徴とする請求項1、2または3記載のデータ転送回路。

【請求項5】 前記監視制御手段は、前記複数のメモリ制御手段から出力される空き状態信号の論理和と論理積を生成すると共に、該複数のメモリ制御手段から出力される満杯状態信号の論理和を生成して前記複数の装置へ通知するように構成したことを特徴とする請求項1、2または3記載のデータ転送回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数の装置間でデータの送受信を行うためのデータ転送回路に関するものである。

【0002】

【従来の技術】図2は、従来のシステム間のデータ転送方法を示す概念図である。システム1とシステム2に処理能力の差がある場合（ここでは、システム1の方が処理能力が高いとする）、これらのシステム1、2を直接接続してデータ転送を行うと、処理能力の高いシステム1はシステム2の処理が終了するまで待つ必要があり、このシステム1の能力がシステム2によって引き下げられてしまうという問題が生ずる。このため、図2に示すように、システム1とシステム2の間に、バッファとしてFIFO（先入れ先出しメモリ）3を介在させ、処理能力の差を埋める方法が用いられている。

【0003】FIFO3は、データを書込むための所定の記憶領域を有し、先に書込まれたデータから順に読み出しが行われるように構成されたバッファメモリである。システム1とFIFO3の間は、読み書きの切替えやデータ転送タイミング等の制御信号を伝送する制御線4と、読み書きのデータを転送するデータ線5で接続されている。同様に、システム2とFIFO3の間は、制御線6とデータ線7で接続されている。更に、システム1、2間は、データ転送の開始と終了、及びデータ受領の通知を行うための通知線8で接続されている。

【0004】このようなシステムでは、例えばシステム1からシステム2へのデータ転送は、次のような手順で行われる。まず、システム1は、通知線8を介してシステム2へ、データを転送することを通知する。そして、システム1は、FIFO3に対して、制御線4とデータ線5を用いて転送すべきデータを書込む。このデータはデータ線5を介して送信された順にFIFO3に逐次記憶される。

【0005】次に、システム1は、通知線8を介してシステム2へ、データの転送が終了したことを通知する。これを受けてシステム2は、制御線6とデータ線7を用いてFIFO3に書込まれたデータを読み出す。これにより、FIFO3に記憶されていたデータは、書込まれた順に読み出される。FIFO3に記憶されたデータをすべて読み出すと、システム2は、通知線8を介してシステム

1へ、データを受領したことを通知する。これにより、一連のデータの転送が完了する。

【0006】

【発明が解決しようとする課題】しかしながら、従来のシステム間のデータ転送方法では、次のような課題があった。通知線8はシステム1、2間を直接接続する必要があるため、システムの数が多くなると、これに対応して必要な通知線の数が増加する。更に、通知線8を介して、データ転送の開始と終了、及びデータ受領の通知を、転送先のシステムに直接通知する必要がある。このため、相手側のシステムが別の処理を行っていてビジー状態である場合、通知を出す側のシステムでは、次の処理に移ることができない。本発明は、前記従来技術が持っていた課題を解決し、少ない制御線で相手側の状態に影響されずにデータ転送を行うことができるデータ転送回路を提供するものである。

【0007】

【課題を解決するための手段】前記課題を解決するために、本発明の内の第1の発明は、第1の装置から受信したデータを一旦記憶し、その記憶したデータを読み出して第2の装置へ送信するデータ転送回路を、次のように構成している。即ち、このデータ転送回路は、前記データを一時的に記憶する複数の記憶手段と、前記複数の記憶手段毎に設けられ、該記憶手段に対する前記データの書き込み及び読み出しを制御すると共に、該記憶手段に転送対象のデータが存在しない時には空き状態信号を出力し、所定量の転送対象のデータが書き込まれている時には満杯状態信号を出力する複数のメモリ制御手段と、前記第1及び第2の装置と前記複数のメモリ制御手段との間を接続制御信号に従って切替えて接続する接続切替手段と、前記複数のメモリ制御手段から出力される空き状態信号及び満杯状態信号に基づいて前記接続制御信号を生成して前記接続切替手段に与えると共に、該空き状態信号及び満杯状態信号を前記第1及び第2の装置へ通知する監視制御手段とを備えている。

【0008】第1の発明によれば、以上のようにデータ転送回路を構成したので、次のような作用が行われる。複数の記憶手段の状態は、それぞれの記憶手段に対応して設けられたメモリ制御手段から監視制御手段に伝えられ、この監視制御手段で接続制御信号が生成されて接続切替手段に与えられる。接続切替手段では、接続制御手段に従って第1及び第2の装置がそれぞれ指定されたメモリ制御手段に接続される。更に、監視制御手段から第1及び第2の装置に、記憶手段の空き状態信号及び満杯状態信号が通知される。これにより、第1の装置はデータ転送回路に対してデータを書込み、第2の装置はこのデータ転送回路からデータを読み出すことができる。

【0009】第2の発明は、複数の装置の内の1つの装置から受信したデータを一旦記憶し、その記憶したデータを読み出して該複数の装置の内の単数または複数の装置

へ送信するデータ転送回路を次のように構成している。即ち、このデータ転送回路は、第1の発明と同様の複数の記憶手段と、複数のメモリ制御手段と、前記複数の装置と前記複数のメモリ制御手段との間を接続制御信号に従って切替えて接続する接続切替手段と、前記複数の装置のデータ送受信状態を管理するための管理テーブルと、前記管理テーブルの情報と前記複数のメモリ制御手段から出力される空き状態信号及び満杯状態信号とに基づいて前記接続制御信号を生成して前記接続切替手段に与えると共に、該空き状態信号及び満杯状態信号を前記複数の装置へ通知する監視制御手段とを備えている。

【0010】第2の発明によれば、次のような作用が行われる。複数の記憶手段の状態は、それぞれの記憶手段に対応して設けられたメモリ制御手段から監視制御手段に伝えられ、この監視制御手段から複数の装置に対して、記憶手段の空き状態信号及び満杯状態信号が通知される。複数の装置の内の1つの装置から他の装置へのデータ転送要求があると、監視制御手段によって接続制御信号が生成され、接続切替手段に与えられる。接続切替手段では、接続制御手段に従って送信側の装置と受信側の装置が、それぞれ指定されたメモリ制御手段に接続される。これにより、送信側の装置はデータ転送回路に対してデータを書込み、受信側の装置はこのデータ転送回路からデータを読み出すことができる。

【0011】第3の発明は、第1または第2の発明中の各メモリ制御手段を、装置からデータ転送に先立って与えられる転送データ量の情報に基づいて、対応する記憶手段に対する所定量のデータを書込み及び読み出しを制御するように構成している。第4の発明は、第1～第3の発明中の監視制御手段を、複数のメモリ制御手段から出力される空き状態信号の論理和を生成すると共に、該複数のメモリ制御手段から出力される満杯状態信号の論理和を生成して複数の装置へ通知するように構成している。第5の発明は、第1～第3の発明中の監視制御手段を、複数のメモリ制御手段から出力される空き状態信号の論理和と論理積を生成すると共に、該複数のメモリ制御手段から出力される満杯状態信号の論理和を生成して複数の装置へ通知するように構成している。

【0012】

【発明の実施の形態】(第1の実施形態)図1は、本発明の第1の実施形態を示すデータ転送回路の構成図である。このデータ転送回路は、複数の記憶手段(例えば、メモリ)10a、10b、…、10n、これらのメモリ10a～10nに対応するメモリ制御手段(例えば、メモリ制御部)20a、20b、…、20n、接続切替手段(例えば、切替部)30、及び監視制御手段(例えば、監視制御部)40で構成されている。

【0013】メモリ10i(但し、i=a～n)は、所定の記憶領域を有するランダムアクセスメモリで、読み書きの対象となるアドレスを示すアドレス線11i、読

み書きの制御とデータ転送タイミング等を示す制御線12i、及び読み書きのデータを転送するデータ線13iにより、メモリ制御部20iに接続されている。メモリ制御部20iは、対応するメモリ10iの読み書きの制御と状態管理を行うもので、このメモリ10iの読み書きの対象となっている現在アドレスを格納するカウンタ21iを備えている。メモリ制御部20iは、転送データ量を示すサイズ信号線22i、読み書きの制御とデータ転送タイミング等を示す制御線23i、及び読み書きのデータを転送するデータ線24iにより、切替部30に接続されている。また、メモリ制御部20iは、制御対象のメモリ10iが空き (EMPTY) であるか、満杯 (FULL) であるか等の状態を示す内部モニタ線25iによって、監視制御部40と接続されている。

【0014】切替部30は、監視制御部40から与えられる接続制御信号に従って、指定されたメモリ制御部20iとシステム1またはシステム2の間を接続するスイッチである。切替部30は、サイズ信号線31₁、制御線32₁、及びデータ線33₁によってシステム1に接続されると共に、サイズ信号線31₂、制御線32₂、及びデータ線33₂によってシステム2に接続されている。

【0015】監視制御部40は、各メモリ制御部20iから、それぞれ内部モニタ線25iを介して与えられるメモリ10iの状態に基づいて、切替部30に対する接続制御信号を生成して与えるものである。この監視制御部40では、例えば、メモリ10a、メモリ10b、…、メモリ10n、メモリ10a、…のように、予め定められた順序に従ってメモリ10iを切替えて、システム1、2に接続するように制御手順が組み込まれている。更に、監視制御部40は外部モニタ線41iによってシステム1、2に接続されており、内部モニタ線25iの信号を、これらの外部モニタ線41iを介してシステム1、2に通知するようになっている。

【0016】ここで、各外部モニタ線41iを介してシステム1、2へ通知されるEMPTY信号及びFULL信号と、メモリ10iの状態の関係を整理すると、次のようになる。EMPTY信号が“H”で、FULL信号が“L”の時は、メモリ10iには全くデータが存在しない。即ち、システムからのアクセスが全く行われていない状態である。

【0017】EMPTY信号が“L”で、FULL信号が“L”の時は、メモリ10iに未読のデータは存在するが満杯状態ではない。即ち、送信側のシステムからデータを書込んでいるか、或いは受信側のシステムがデータを読出しているアクセス中の状態である。EMPTY信号が“L”で、FULL信号が“H”の時は、メモリ10iは未読データで満杯状態となっている。即ち、送信側のシステムからデータが書込まれて満杯となっているが、受信側のシステムからのデータの読出しが開始さ

れていない状態である。

【0018】図3は、図1の動作を説明するための信号波形図である。以下、この図3を参照しつつ、図1の動作を、システム1からシステム2にデータを転送する場合について説明する図3の時刻t0で、システム1、2間のデータ転送が開始されていない時は、いずれのメモリ制御部20a~20nも、まだデータを受信しておらず、かつ各メモリ10a~10nに未読のデータが存在しない。これにより、各メモリ制御部20a~20nの内部モニタ線25a~25nには、“H”のEMPTY信号と、“L”のFULL信号が出力される。これにより、監視制御部40によって切替部30が初期状態に設定され、例えばシステム1がメモリ制御部20aに接続される。更に、各内部モニタ線25a~25nの信号は、外部モニタ線41a~41nを通してシステム1、2に伝えられる。

【0019】データ送信側のシステム1では、外部モニタ線41a~41nによって空き状態のメモリ10a~10nが存在することが確認され、転送データ量がサイズ信号線31₁に出力されると共に、制御線32₁とデータ線33₁を使用して送信すべきデータがデータ転送回路に順次送信される。時刻t1において、システム1から送信された最初のデータが、切替部30を介してメモリ制御部20aに与えられると、このメモリ制御部20aによってそのデータがメモリ10aの最初のアドレスに書込まれると共に、内部モニタ線25aのEMPTY信号が“H”から“L”に変化させられる。

【0020】更に、引き続いてシステム1から受信したデータは、メモリ制御部20aの制御によってメモリ10aに逐次書込まれる。時刻t2において、予めサイズ信号線31₁でシステム1から通知された転送データ量のデータが、すべてメモリ10aに書込まれると、メモリ制御部20aによって内部モニタ線25aのFULL信号が“L”から“H”に変化させられる。これにより、監視制御部40から切替部30に対して、システム1を次のメモリ制御部20bに接続するように制御が行われる。また、内部モニタ線25aの状態の変化は、監視制御部40から外部モニタ線41aを介してシステム1、2に伝えられる。

【0021】システム1では、EMPTY信号が“H” (即ち、空き状態のメモリ、例えばメモリ10b) である外部モニタ線41iが存在することを確認し、転送データ量がサイズ信号線31₁に出力される。更に、制御線32₁とデータ線33₁を使用して、送信すべきデータがデータ転送回路に送信される。このデータは、メモリ制御部20bを介してメモリ10bに逐次書込まれる。

【0022】以降、同様にしてシステム1から送信すべきデータがなくなるまで、データ転送回路にデータが送信される。送信中に空き状態のメモリがなくなった場合

には、システム1では少なくとも1つのEMPTY信号が“H”になるまで、データの送信が中止される。そして、1つのEMPTY信号が“H”になった時点で、続きのデータの送信が開始される。

【0023】一方、システム2では、時刻 t_2 において、外部モニタ線41aによってFULL信号が“H”（即ち、メモリ10aが満杯）になったことが検知されると、データの読出しが開始される。時刻 t_3 において、メモリ10aのデータの読出しが開始されて満杯状態ではなくなると、内部モニタ線25aのFULL信号は、“H”から“L”に変化する。

【0024】更に、時刻 t_4 において、メモリ10aのデータがすべて読出されて未読のデータが無くなると、内部モニタ線25aのEMPTY信号は、“L”から“H”に変化する。以降、同様にしてシステム2では、外部モニタ線のFULL信号が“H”であるメモリからデータの読出しが行われる。そして、すべてのメモリが空き状態となった時点で、システム1からシステム2へのデータの転送が完了する。

【0025】以上のように、この第1の実施形態のデータ転送回路は、複数のメモリ10iを切替えてシステム1、2に接続するための切替部30と監視制御部40を有している。これにより、各システム1、2側でメモリ10a～10nを直接管理する必要がなくなり、データ転送のための負荷を軽減することができる。また、データ受信側は、転送データ量を知る必要がなく、任意の大きさのデータを受信することができる。更に、監視制御部40から各システム1、2に、外部モニタ線41a～41nを介してメモリ10a～10nの状態を通知するようにしている。これにより、未読データがどのメモリ10iにあるか分かり、データ転送速度に差のあるシステム間でのデータ転送には特に効果が有る。

【0026】（第2の実施形態）図4は、本発明の第2の実施形態を示す監視制御部の構成図である。この監視制御部40Aは、図1中の監視制御部40に代えて用いられるものである。監視制御部40Aは、n入力の論理和ゲート（以下、「OR」という）42、43を有している。OR42の入力側には、各内部モニタ線25a～25nのEMPTY信号が与えられるようになっており、このOR42の出力側が外部モニタ線41xを介して各システム1、2に接続されている。また、OR43の入力側には、各内部モニタ線25a～25nのFULL信号が与えられるようになっており、このOR43の出力側が外部モニタ線41yを介して各システム1、2に接続されている。即ち、この第2の実施形態では、データ転送回路の監視制御部40Aと各システム1、2との間は、2本の外部モニタ線41x、41yで接続されている。

【0027】このような監視制御部40Aでは、メモリ10a～10nの内の少なくとも1つが空き状態であれ

ば、OR42から出力される空き状態信号EMPが“H”となり、外部モニタ線41xを介してシステム1、2に、空き状態のメモリが存在する旨の通知が出力される。また、メモリ10a～10nの内の少なくとも1つが満杯状態であれば、OR43から出力される満杯状態信号FULが“H”となり、外部モニタ線41yを介してシステム1、2に、満杯状態のメモリが存在する旨の通知が出力される。

【0028】一方、各システム1、2側では、データ転送回路内の複数のメモリ10iの個々の状態を意識せず、外部モニタ線41x、41yを介して与えられる空き状態信号EMPと満杯状態信号FULに従って、第1の実施形態と同様にデータ転送が行われる。以上のように、この第2の実施形態の監視制御部40Aは、各内部モニタ線22iのEMPTY信号とFULL信号を集約して、空き状態信号EMPと満杯状態FULを生成するOR42、43と、これらをシステム1、2へ通知する外部モニタ線41x、41yを有している。これにより、各システム1、2は、複数のメモリ10iの個々の状態を監視する必要がなくなり、データ転送のための負荷を更に軽減することができる。更に、外部モニタ線41x、41yは2本で済むので、第1の実施形態の効果に加えて、システム構成を簡素化することができる。

【0029】（第3の実施形態）図5は、本発明の第3の実施形態を示す監視制御部の構成図である。この監視制御部40Bは、図1中の監視制御部40に代えて用いられるものであり、図4中の要素と共通の要素には共通の符号が付されている。監視制御部40Bは、図4の監視制御部40Aに、n入力の論理積ゲート（以下、「AND」という）44を追加したものである。AND44の入力側には、内部モニタ線25a～25nのEMPTY信号が与えられるようになっており、このAND44の出力側が外部モニタ線41zを介して、各システム1、2に接続されている。その他の構成は、図4と同様である。即ち、この第3の実施形態では、データ転送回路の監視制御部40Bと各システム1、2との間は、3本の外部モニタ線41x、41y、41zで接続されている。

【0030】このような監視制御部40Bでは、メモリ10a～10nがすべて空き状態であれば、AND44から“H”のアクセス信号ACCが出力される。また、メモリ10a～10nの内の少なくとも1つが空き状態でなければ、AND43のアクセス信号ACCが“L”となり、外部モニタ線41zを介してシステム1、2に、データ転送中のメモリ10が存在する旨の通知が出力される。

【0031】ここで、各外部モニタ線41x、41y、41zを介してシステム1、2へ与えられる空き状態信号EMP、満杯状態信号FUL及びアクセス信号ACCと、メモリ10の状態の関係を整理すると、次のように

なる。空き状態信号EMPが“H”、満杯状態信号FULが“L”、アクセス信号ACCが“H”の時は、各メモリ10にはデータが存在しない。即ち、システムからのアクセスが行われていない状態である。

【0032】空き状態信号EMPが“H”、満杯状態信号FULが“L”、アクセス信号ACCが“L”の時は、いずれかのメモリ10iに未読のデータは存在するが満杯状態ではない。即ち、送信側のシステムからデータを書き込んでいるか、或いは受信側のシステムがデータを読み出しているアクセス中の状態である。空き状態信号EMPが“H”、満杯状態信号FULが“H”、アクセス信号ACCが“L”の時は、アクセス中の状態であるが、少なくとも1つのメモリ10iは未読データで満杯状態となっている。

【0033】空き状態信号EMPが“L”、満杯状態信号FULが“H”、アクセス信号ACCが“L”の時は、すべてのメモリ10iが満杯となっている状態である。各システム1、2側では、外部モニタ線41x、41y、41zを介して与えられる空き状態信号EMP、満杯状態信号FUL、及びアクセス信号ACCに従って、第1の実施形態と同様にデータ転送を行う。

【0034】以上のように、この第3の実施形態の監視制御部40Bは、各内部モニタ線22iのEMPTY信号とFULL信号を集約して空き状態信号EMPと満杯状態FULを生成し、外部モニタ線41x、41yを介してシステム1、2へ通知するOR42、43を有しているので、第2の実施形態と同様の利点がある。更に、各内部モニタ線22iのEMPTY信号からアクセス信号ACCを生成して外部モニタ線41zを介してシステム1、2へ通知するためのAND44を有している。これにより、各システム1、2は、アクセス信号ACCによってデータ転送の終了を確認することができるという利点がある。

【0035】(第4の実施形態)図6は、本発明の第4の実施形態を示すデータ転送回路の構成図であり、図1中の要素と共通の要素には共通の符号が付されている。このデータ転送回路では、図1中の切替部30に代えて切替部30Aが設けられている。切替部30Aは、複数(3個以上)のシステム α 、 β 、 \dots 、 ω を接続すると共に、これらのシステム $\alpha \sim \omega$ の状態を管理するための管理テーブル34を有している。

【0036】管理テーブル34は、1対n転送の方向(どのシステムからどのシステムへのデータ転送であるか)の設定や、読出し動作状況を表示するものである。例えば、管理テーブル34内の「 α 」送信ビット、「 β 」受信ビット、「 γ 」受信ビット、及び「 ω 」受信ビットが“1”に設定されていれば、システム α からシステム β 、 γ 、 ω へのデータ転送を表している。また、受信側のシステムは、データを読み出している間、管理テーブル34内の自身の読出ビットを“1”に設定する。

【0037】送信ビットと受信ビットの設定状態により、データ転送に関わっているシステムが分かるので、他のシステムがデータを読み出すことはない。また、読出ビットの設定により、データを読み出しているシステムの有無が分かるので、複数のシステムが同時にデータを読み出すことはない。このデータ転送回路で、例えばシステム α からシステム β 、 γ 、 ω へのデータ転送は、次のように行われる。システム α は、管理テーブル34内の「 α 」送信ビット、「 β 」受信ビット、「 γ 」受信ビット、及び「 ω 」受信ビットを“1”に設定した後、制御線32 $_{\alpha}$ とデータ線33 $_{\alpha}$ を使用して、データ転送回路に転送すべきデータを送信する。

【0038】一方、システム β 、 γ 、 ω は、管理テーブル34内の自身の受信ビットを読み出し、データが転送されて来ることを認識する。更に、管理テーブル34内の読出ビットをサーチし、他のシステムによって読出しが行われているか否かをチェックする。読出しが行われていれば、そのシステムの読出し動作が終了するまで待つ。また、読出しが行われていなければ、制御線32とデータ線33を使用して、メモリ10内に記憶されたデータの読出しを行う。データの読出しを終了したシステムは、自身の受信ビットと読出ビットを“0”にクリアする。

【0039】管理テーブル34に設定された受信ビットがすべてクリアされた時点で、データ転送が終了する。以上のように、この第4の実施形態のデータ転送回路は、複数のシステムの動作状況を表示する管理テーブル34を有している。これにより、システム間での通知を行わずに任意のシステムの間で1対nのデータ転送ができるので、同じデータを複数のシステムに転送する場合に有効である。

【0040】なお、本発明は、上記実施形態に限定されず、種々の変形が可能である。この変形例としては、例えば、次のようなものがある。

(a) システム間のデータ転送について説明したが、1つのシステムを構成する装置間のデータ転送等にも適用することができる。

(b) FULL信号のほか、メモリ10中のデータが一定量に達した時に、別の信号(例えば、HALF信号等)を出力するようにしても良い。

【0041】(c) サイズ信号線22i、31₁、31₂によって、予め転送データ量を示すようにしているが、1回の転送データ量を固定にしておけば、サイズ信号を使う必要はない。

(d) 図4及び図5の監視制御部40A、40Bでは、論理和や論理積の信号を生成するために、OR42、43、AND44を用いているが、EMPTY信号やFULL信号に極性の反転した信号を用いる場合には、それに合わせて他の論理ゲートを用いる必要がある。

【0042】(e) 図6中の管理テーブル34の内容を外部モニタ線で各システムに通知するようにしても良い。また、複数のシステムに対して優先順位を付加し、同時にアクセス要求があった場合には、その優先度に従って接続の制御を行うようにしても良い。

(f) 図6の監視制御部40を、図4または図5の監視制御部40A、40Bで置き換えても良い。

(g) 制御線及びデータ線を用いて、データを送る前にサイズを送れば、サイズ線も不要になる。

【0043】

【発明の効果】以上詳細に説明したように、第1の発明によれば、メモリの空きまたは満杯状態に基づいて接続切替手段を切替えると共に、その空き状態信号及び満杯状態信号を第1及び第2の装置へ通知する監視制御手段を有している。これにより、相手側の状態に影響されずに、必要なデータを転送することができる。第2の発明によれば、複数の装置を切替えて接続することができる接続切替手段と、これらの複数の装置のデータ送受信状態を管理するための管理テーブルを備えている。これにより、1回のデータ送信により、1つの装置から複数の装置に対して同じデータを転送することができる。

【0044】第3の発明によれば、送信側の装置からのデータ転送に先立って、転送データ量を通知するようにしている。これにより、データの書込み及び読出しの制御が容易になる。第4の発明によれば、監視制御手段において複数のメモリの空き状態及び満杯状態の論理和を生成し、複数の装置に通知するようにしている。これに

より、複数の装置への制御線の数削減することができる。第5の発明によれば、監視制御手段において複数のメモリの空き状態と満杯状態の論理和に加えて、空き状態の論理積を生成して複数の装置に通知するようにしている。これにより、各装置でデータ転送の終了を知ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示すデータ転送回路の構成図である。

【図2】従来のシステム間のデータ転送方法を示す概念図である。

【図3】図1の動作を説明するための信号波形図である。

【図4】本発明の第2の実施形態を示す監視制御部の構成図である。

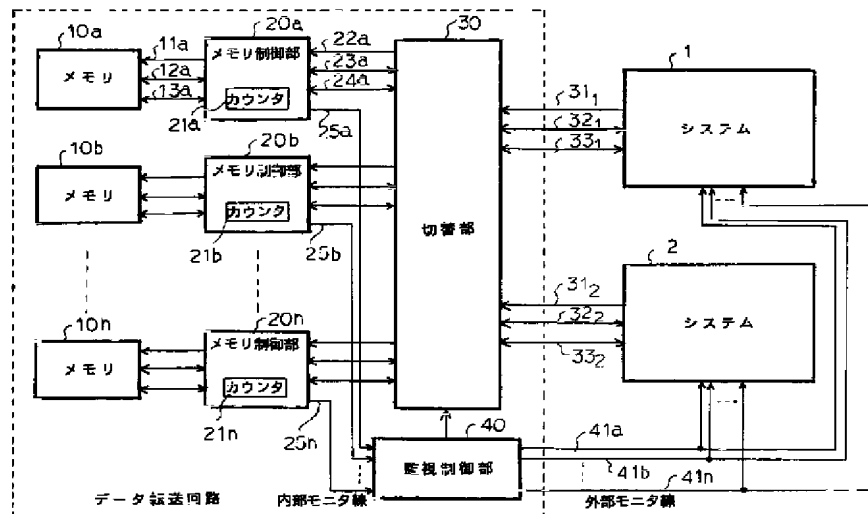
【図5】本発明の第3の実施形態を示す監視制御部の構成図である。

【図6】本発明の第4の実施形態を示すデータ転送回路の構成図である。

【符号の説明】

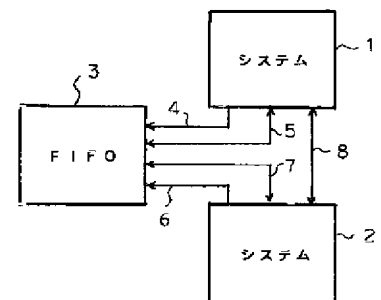
- 1, 2, $\alpha \sim \omega$ システム
- 10a \sim 10n メモリ
- 20a \sim 20n メモリ制御部
- 30, 30A 切替部
- 34 管理テーブル
- 40, 40A, 40B 監視制御部

【図1】



本発明の第1の実施形態のデータ転送回路

【図2】



従来のシステム間のデータ転送方法

【図3】

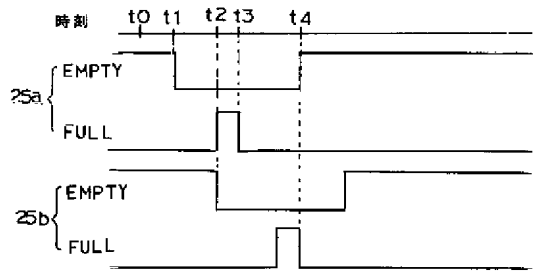
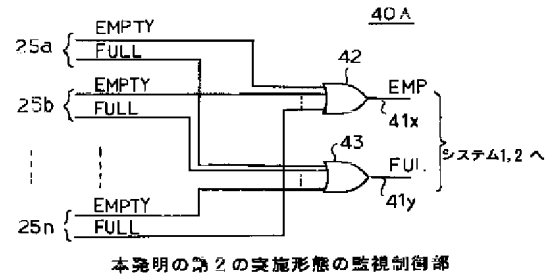
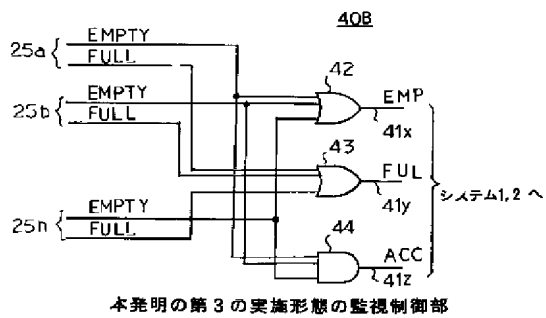


図1の動作

【図4】



【図5】



【図6】

